

1) Librairies de symboles

Les symboles des composants utilisés dans une représentation schématique pour un circuit Lattice doivent être choisis parmi les librairies suivantes (situées dans le répertoire « C:\Program Files\OrCAD\Capture\Library\Lattice ») :

ARITH.OLB	fonctions arithmétiques
CODERS.OLB	codeurs, décodeurs
COUNTERS.OLB	compteurs, décompteurs
IOPINS.OLB	broches d'entrée/sortie
LOGIC.OLB	fonctions logiques de base
MUX.OLB	multiplexeurs, démultiplexeurs
PWRGND.OLB	2 symboles particuliers : GND (état logique 0) et VCC (état logique 1)
REG.OLB	registres

Une description complète des symboles de ces librairies est disponible dans le fichier « sysmacro.pdf ». Ces librairies sont automatiquement chargées lors de la création du projet dans OrCad Capture. Il est interdit d'utiliser des symboles provenant d'autres librairies (symbole de masse « 0 » par exemple).

2) Spécification du brochage

2.1) Cas d'un projet décrit en VHDL seulement

2.1.1) Affectation automatique des broches par OrCad Express

Il n'y a rien de particulier à mentionner : l'option « Add IO pins » (validée par défaut) obtenue par Tools - Compile permet une affectation automatique par le logiciel.

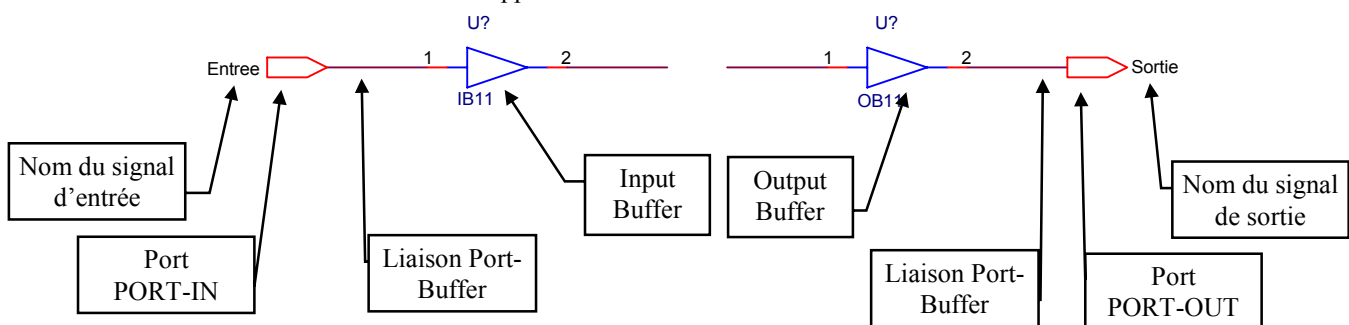
2.1.2) Affectation manuelle des numéros de broches

La partie suivante doit être mentionnée dans la partie « Entity » :

```
attribute lock : string;      -- définition de l'attribut « N° de broche »
attribute lock of NomDuSignal : signal is "13";      -- 1 broche
attribute lock of NomDuBus : signal is "14,15,16,17"; -- 1 bus (MSB en premier)
```

2.2) Cas d'un projet décrit sous forme schématique ou mixte

Les éléments suivants doivent apparaître sur le schéma :



2.2.1) Affectation automatique des broches par OrCad Express

Il n'y a rien de particulier à mentionner : l'option « Add IO pins » (validée par défaut) obtenue par Tools - Compile permet une affectation automatique par le logiciel.

2.2.2) Affectation manuelle des numéros de broches

Les liaisons « Port - Buffer » doivent comporter une propriété (ou attribut) appelée « Lock » et leur valeur est le numéro de la broche.

La définition de cette propriété s'effectue grâce à l'éditeur de propriétés avec le filtre « Express - ispEXPERT Compiler Part/Net Properties ».

Cette propriété est par défaut invisible, penser à la rendre visible sur le schéma pour une éventuelle modification.

		PRESERVE	SAP/EAP	SCP/ECP	SLP/ELP	SNP/ENP	STP/ETP	CRIT	LOCK	OPENDRAI
1	SCHEMATIC1 : ENTREE4								11	
2	SCHEMATIC1 : ENTREE3								10	
3	SCHEMATIC1 : ENTREE2								9	
4	SCHEMATIC1 : ENTREE1								8	
5	SCHEMATIC1 : ENTREE0								7	

2.2.3) Utilisation d'une macro

La macro intitulée « Ajout de Broche Lattice » accessible par le menu Macro ou par la touche de fonction F2 permet d'automatiser la représentation des éléments nécessaires aux entrées et sorties.

Donner un nom à la broche → Nom : Entree

Spécifier le type de la broche → Type de broche : Entrée Sortie

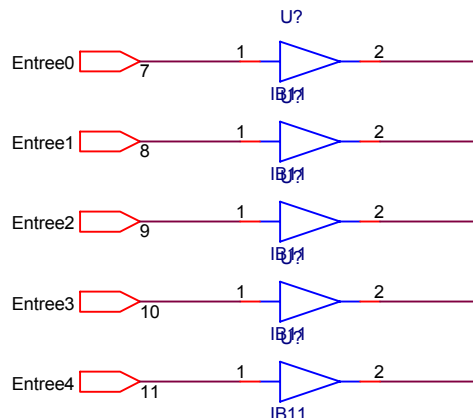
Affectation automatique → Brochage : Auto

Affectation manuelle : indiquer le N° de broche → Brochage : N° 1 ere broche 7

Spécifier le nombre de broches souhaité → Nombre : 5

Il est indispensable d'utiliser l'outil 'Annotate' après avoir placé les broches !

L'exemple précédent permet d'obtenir automatiquement les éléments suivants :



Remarques :

- il est indispensable d'utiliser l'outil « Annotate » pour numéroter les différents buffer après placement de toutes les broches ;
- la modification des numéros de broche est possible directement sur le schéma en double cliquant sur le numéro à modifier ;
- la modification « Affectation Automatique → Affectation Manuelle » nécessite l'utilisation de l'éditeur de propriétés pour définir la propriété « Lock » ;
- la modification « Affectation Manuelle → Affectation Automatique » nécessite l'effacement de la liaison « Port - Buffer » puis l'ajout d'une nouvelle liaison.

3) Contrôle de l'affectation des broches - Rapport de compilation

Le fichier accessible à partir du gestionnaire de projets d'OrCad Capture dans le dossier « Timed » et intitulé « NomProjet.PPN » décrit le brochage retenu par le compilateur :

GND	SYS	1	VCC	SYS	34
E	OUT	3	RESET	SYS	35
CLOCK	IN	22	MUX0	OUT	37

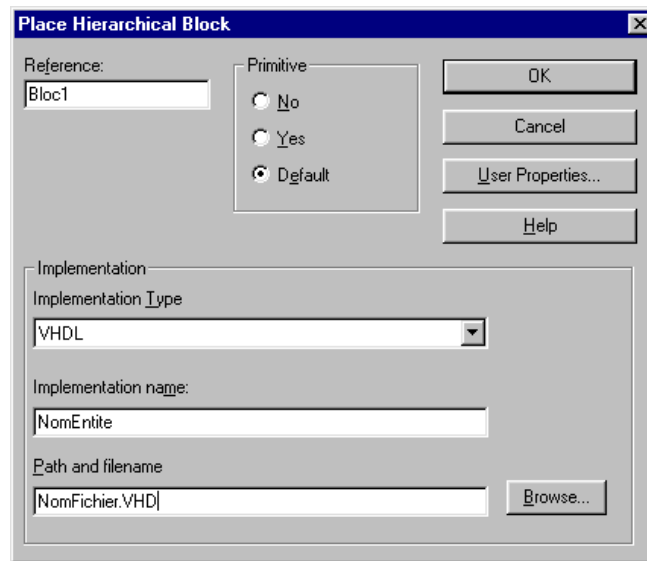
Le fichier accessible à partir du gestionnaire de projets d'OrCad Capture dans le dossier « Timed » et intitulé « NomProjet.RPT » contient le rapport de compilation, avec entre autres, :

Number of Free Inputs:	0	Brochage effectué automatiquement
Number of Free Outputs:	0	
Number of Free Three-States:	0	
Number of Free Bidi's:	0	
Number of Locked Input IOCs:	2	Brochage imposé par l'utilisateur
Number of Locked DIs:	0	
Number of Locked Outputs:	11	
Number of Locked Three-States:	0	
Number of Locked Bidi's:	0	
Number of CRIT Outputs:	0	
Number of Global OEs:	0	
Number of External Clocks:	0	
GLB Utilization (Out of 16):	93%	Pourcentage d'utilisation des « Generic Logic Bloc »
I/O Utilization (Out of 33):	39%	Pourcentage d'utilisation des broches d'entrée / sortie
Net Utilization (Out of 97):	58%	

4) Représentation schématique hiérarchique associée à des blocs VHDL existants

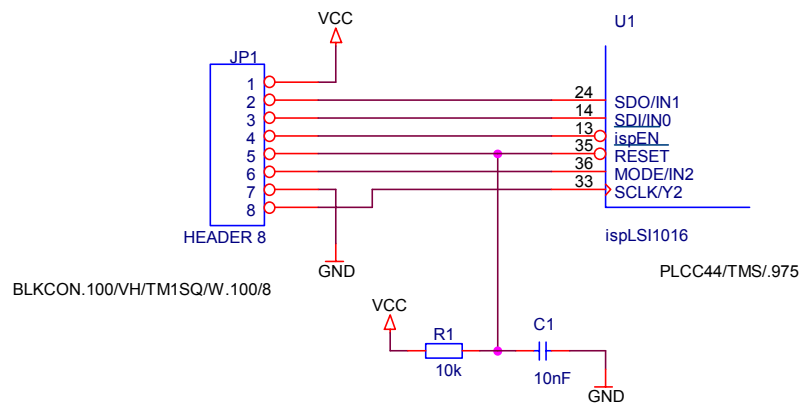
Lorsqu'un bloc hiérarchique est créé sur le schéma après l'écriture du fichier VHDL correspondant, il est nécessaire de mentionner des noms valides pour les cases :

- « Implementation name » : nom de l'entité du fichier VHDL
- « Path and filename » : nom du fichier VHDL (inutile de mentionner le répertoire).



5) Connecteur de programmation

La programmation d'un circuit Lattice ispLSI pouvant s'effectuer directement sur l'application développée, il est nécessaire de représenter sur le schéma de l'application développée le schéma partiel suivant :




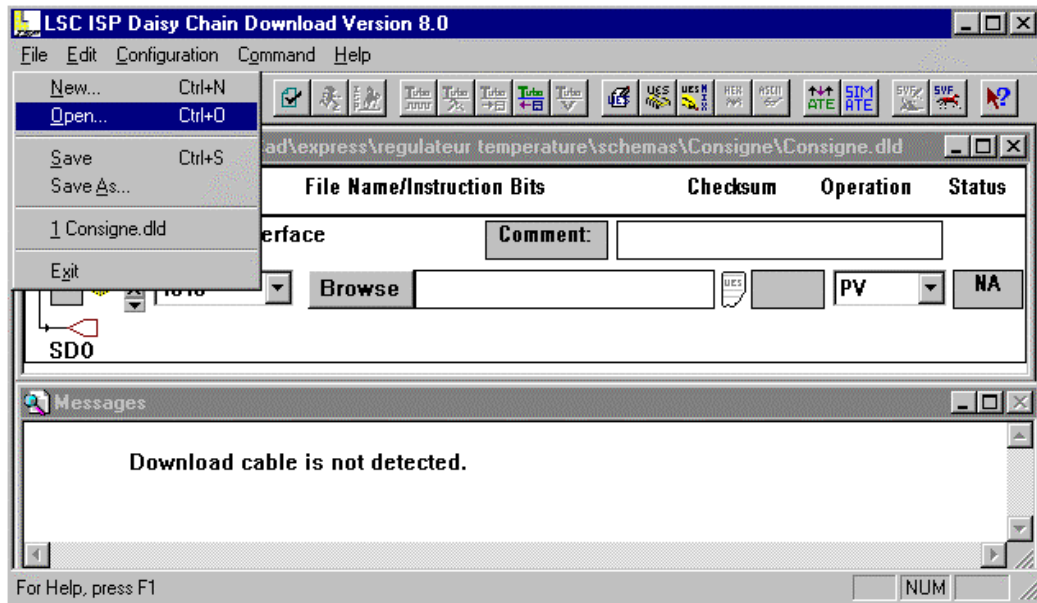
6) Programmation

6.1) Lancement du logiciel

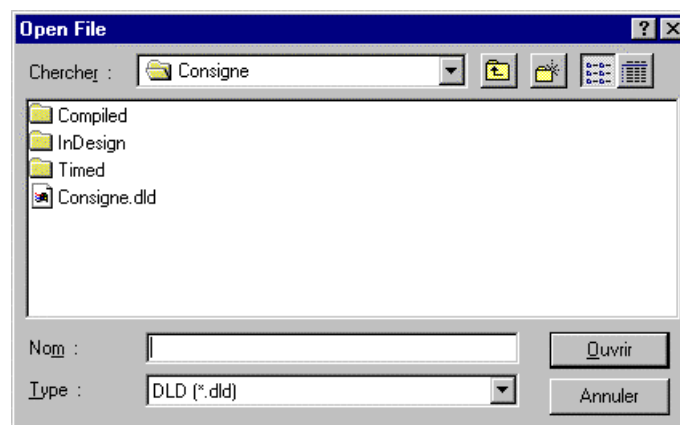
Le logiciel de programmation des circuits Lattice est accessible par les commandes « Menu Démarrer - Lattice Semiconductor - _Download Lattice ». Dans le cas où le raccourci n'est pas présent, lancer le programme « C:\ispTOOLS\ispcomp\bin\Wdownld.exe » (pour une installation par défaut du logiciel).

6.2) Chargement d'un fichier de configuration existant

Dans le cas où une programmation a déjà été effectuée, il suffit de charger le fichier de configuration correspondant par les commandes « File - Open » ou en cliquant sur l'icône 



La fenêtre suivante permet de sélectionner le fichier de configuration existant (devant se trouver dans le répertoire du projet).




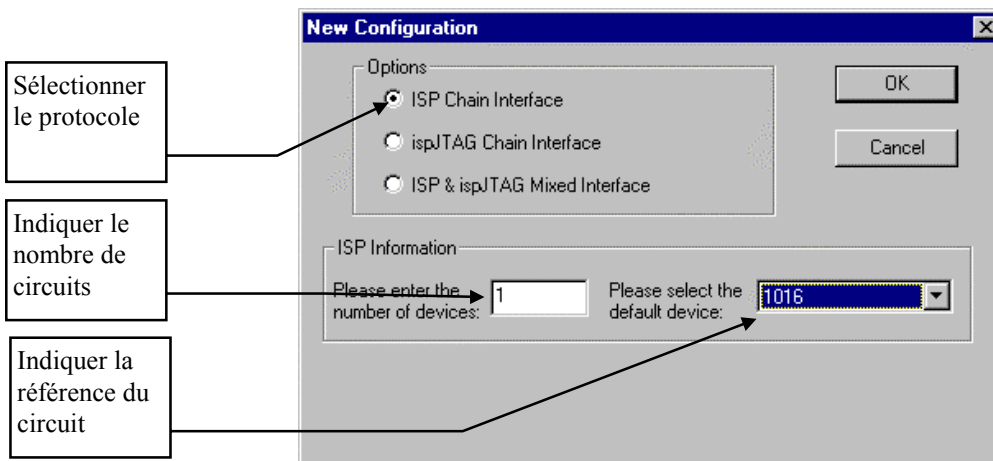
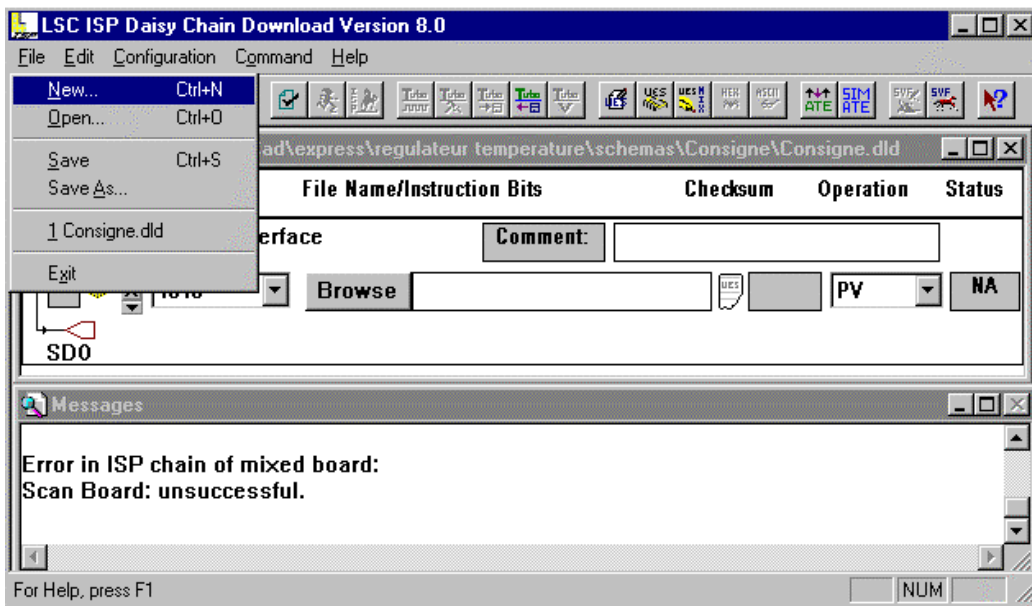
L'étape suivante consiste à lancer une nouvelle programmation (voir § 6.4)

6.3) Création d'un nouveau fichier de configuration

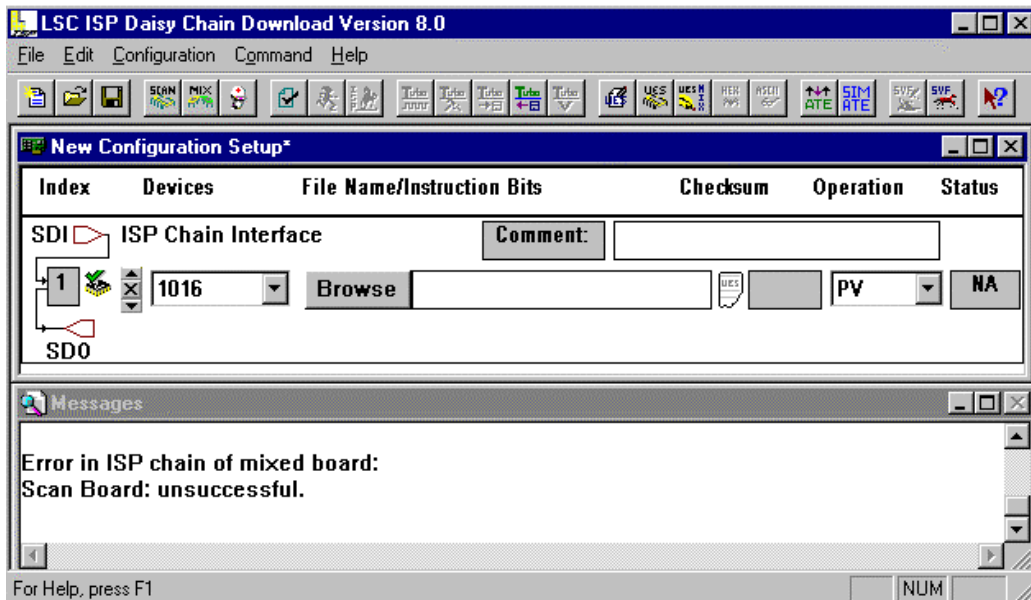
Lors de la première programmation, il est nécessaire de créer un fichier de configuration décrivant :

- le protocole de programmation utilisé ;
- la référence du circuit à programmer ;
- le nombre de circuits à programmer (sur la même carte) ;
- le fichier JEDEC décrivant le contenu du circuit.

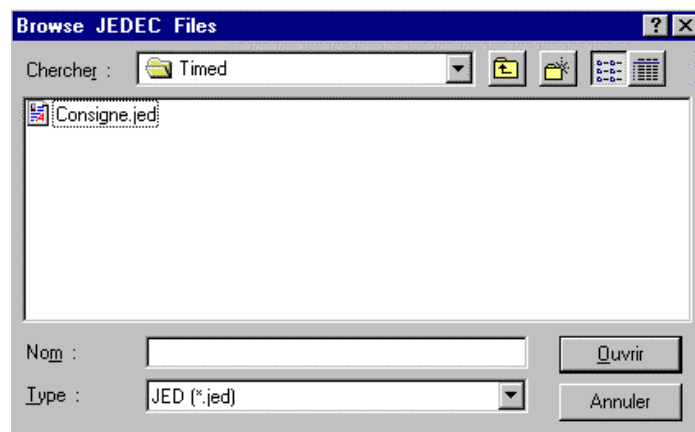
Choisir les options « File - New » ou cliquer sur l'icône : 




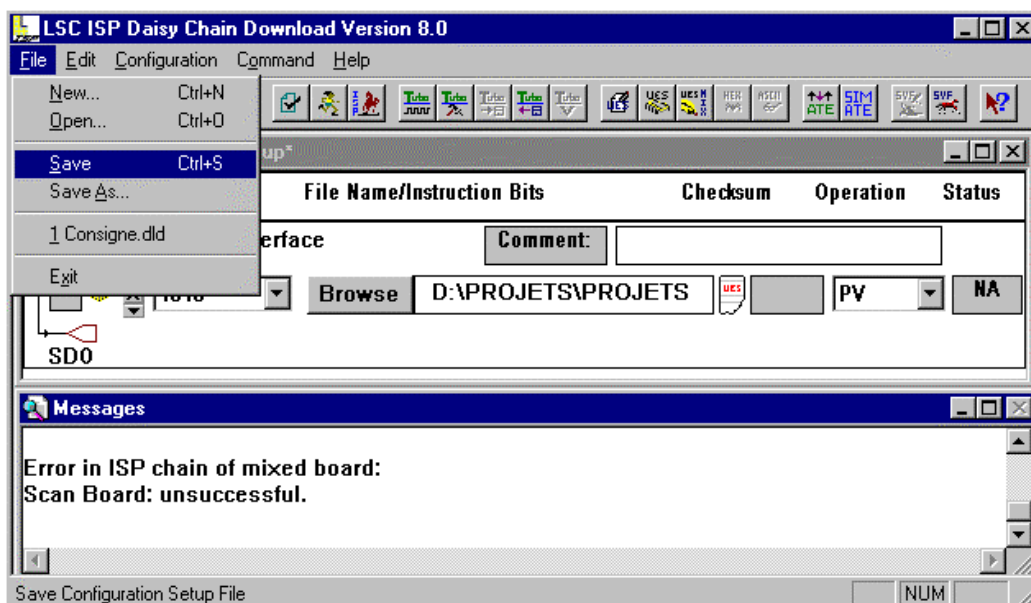
La fenêtre suivante s'affiche (et permet de modifier le nombre et la référence des circuits à programmer).



Cliquer sur le bouton « Browse » pour sélectionner le fichier JEDEC. Celui-ci se trouve dans le sous répertoire « Timed » situé dans le répertoire du projet.




Sauvegarder le fichier de configuration en choisissant les options « File - Save » ou en cliquant sur l'icône 

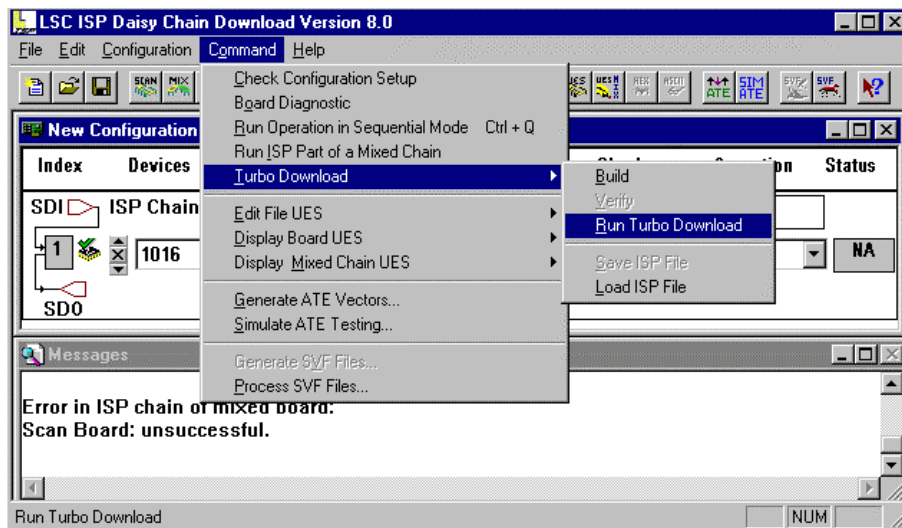


Parcourir l'arborescence afin de trouver le répertoire du projet et mentionner le nom du projet :



6.4) Lancement de la programmation

A partir d'un fichier de configuration, la programmation s'effectue en choisissant les options « Command - Turbo Download - Run Turbo Download » ou en cliquant sur l'icône 



La programmation réussie est signalée par le message « Operation is done. No error ».

